

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2001320347 A

(43) Date of publication of application: 16.11.01

(51) Int. Cl

H04J 13/00

G06F 11/10

H03M 13/41

(21) Application number: 2000135636

(71) Applicant: NEC CORP

(22) Date of filing: 09.05.00

(72) Inventor: SATO TAKESHI

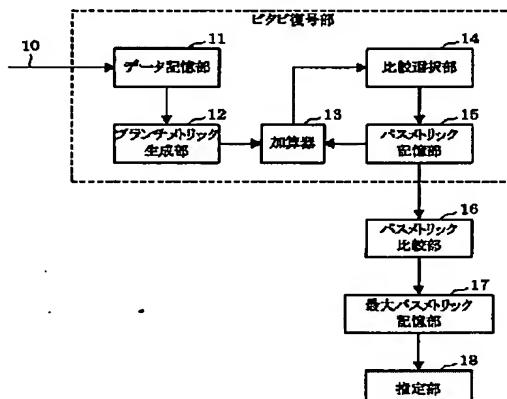
(54) METHOD AND DEVICE FOR ESTIMATING
W-CDMA TRANSMISSION SPEED

COPYRIGHT: (C)2001,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To drastically reduce the time needed for transmission speed estimation processing.

SOLUTION: An adder 13, a comparison selecting part 14 and a path metric storing part 15 perform an ACS operation, a path metric comparing part 16 selects the maximum path metric from among path metrics in respective states at the time of a node and a maximum path metric storing part 17 stores the maximum path metric. The maximum path metric is performed about a plurality of node points of times, the part 16 selects the maximum path metric at its TRC and stores the maximum path metric in the part 17. An estimating part 18 compares the maximum path metrics of the respective TFCs calculated in this way, and a desired estimation transmission speed is obtained by selecting TFC contents, when the maximum path metric value is obtained among the maximum path metrics.



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-320347

(P2001-320347A)

(43)公開日 平成13年11月16日(2001.11.16)

(51) Int.Cl. 7 譲別記号
H 0 4 J 13/00
G 0 6 F 11/10 3 3 0
H 0 3 M 13/41

F I	テ-マ-ト(参考)		
G 0 6 F 11/10	3 3 0 N	5 B 0 0 1	
H 0 3 M 13/41		5 J 0 6 5	
H 0 4 J 13/00	A	5 K 0 2 2	

審査請求 有 請求項の数 7 OL (全 10 頁)

(21)出願番号 特願2000-135636(P2000-135636)
(22)出願日 平成12年5月9日(2000.5.9)

(71) 出願人 000004237
日本電気株式会社
東京都港区芝五丁目7番1号

(72) 発明者 佐藤 毅
東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100064621
弁理士 山川 政樹

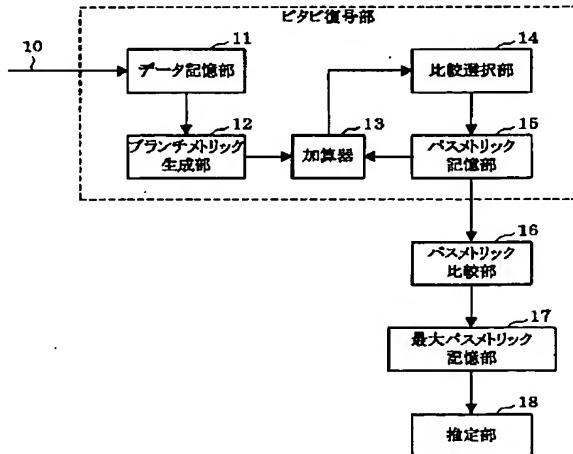
F ターム(参考) 5B001 AA10
5J065 AC02 AD04 AD10 AF01 AG05
AC06 AH02 AH07 AH15 AH23
5K022 EE01 EE11 EE25 EE34

(54) 【発明の名称】 W-CDMA伝送速度推定方法および装置

(57) 【要約】

【課題】 伝送速度推定処理に要する時間を大幅に短縮する。

【解決手段】 加算器13、比較選択部14およびバスメトリック記憶部15でACS操作を行い、バスメトリック比較部16でそのノード時点における各状態のバスメトリックのうち最大のもの選択し、最大バスメトリック記憶部17で記憶する。これを複数のノード時点について実行し、バスメトリック比較部16でそのTFCでの最大バスメトリックを選択して、最大バスメトリック記憶部17へ記憶する。このようにして算出された各TFCの最大バスメトリックを推定部18で比較し、その中から最大のバスメトリック値が得られた場合のTFCの内容を選択することにより所望の推定伝送速度を得る。



【特許請求の範囲】

【請求項1】 それぞれビット長が変化する複数のトランスポートチャネルからなる受信出力のうち、任意のトランスポートチャネルのデータに対してビタビ復号処理を行うことによりそのデータ伝送速度を推定するW-C DMA伝送速度推定方法であって、ビタビ復号処理される前記データのビット列と正規の符号化ビット列との相関の強さに基づき、各トランスポートチャネルを構成するビット長の組み合わせを示す複数のトランスポートフォーマットコンビネーションのうち最尤のものを選択することによりデータ伝送速度を推定することを特徴とするW-C DMA伝送速度推定方法。

【請求項2】 請求項1記載のW-C DMA伝送速度推定方法において、

前記相関の強さを示す値として、前記ビタビ復号処理でそれぞれ算出される複数のバスメトリック値を用いることを特徴とするW-C DMA伝送速度推定方法。

【請求項3】 請求項2記載のW-C DMA伝送速度推定方法において、

前記各トランスポートフォーマットコンビネーションごとに、そのトランスポートフォーマットコンビネーションを適用して得られる最大バスメトリック値を記憶し、記憶された各トランスポートフォーマットコンビネーションの最大バスメトリック値を比較することにより、最尤のトランスポートフォーマットコンビネーションを選択することを特徴とするW-C DMA伝送速度推定方法。

【請求項4】 請求項2記載のW-C DMA伝送速度推定方法において、

前記各トランスポートチャネルについて並列的に前記ビタビ復号処理を行うことにより、前記各トランスポートフォーマットコンビネーションを適用したときに得られる最大バスメトリック値を前記各トランスポートチャネルごとに並列的に算出し、前記各トランスポートチャネルごとに得られる各バスメトリック値を同一トランスポートフォーマットコンビネーションごとに統計処理し、この統計処理結果に基づき最尤のトランスポートフォーマットコンビネーションを選択することを特徴とするW-C DMA伝送速度推定方法。

【請求項5】 それぞれビット長が変化する複数のトランスポートチャネルからなる受信出力のうち、任意のトランスポートチャネルのデータに対してビタビ復号処理を行うことによりそのデータ伝送速度を推定するW-C DMA伝送速度推定装置であって、請求項1～4記載のW-C DMA伝送速度推定方法を用いて、各トランスポートチャネルを構成するビット長の組み合わせを示す複数のトランスポートフォーマットコンビネーションのうち最尤のものを選択することによりデータ伝送速度を推定する伝送速度推定手段を備えることを特徴とするW-C DMA伝送速度推定装置。

【請求項6】 それぞれビット長が変化する複数のトランスポートチャネルからなる受信出力のうち、任意のトランスポートチャネルのデータに対してビタビ復号処理を行うことによりそのデータ伝送速度を推定するW-C DMA伝送速度推定装置であって、

前記ビタビ復号処理で、前記各トランスポートフォーマットコンビネーションごとに、そのトランスポートフォーマットコンビネーションを適用した場合に得られる複数のバスメトリック値を相互に比較してその最大バスメトリック値を選択する最大バスメトリック比較手段と、この最大バスメトリック比較手段で選択された最大バスメトリック値を記憶する最大バスメトリック記憶手段と、

この最大バスメトリック記憶手段に記憶されている前記各トランスポートフォーマットコンビネーションごとの最大バスメトリック値を比較し、その最尤のトランスポートフォーマットコンビネーションを選択することによりデータ伝送速度を推定する推定手段とを備えることを特徴とするW-C DMA伝送速度推定装置。

【請求項7】 請求項6記載のW-C DMA伝送速度推定装置において、

前記最大バスメトリック比較手段および前記最大バスメトリック記憶手段を前記各トランスポートチャネルごとに並列して設け、

これら最大バスメトリック記憶手段に記憶されている最大バスメトリックを同一トランスポートフォーマットコンビネーションごとに統計処理する統計処理手段をさらに備え、

前記推定手段は、この統計処理手段で算出された各トランスポートフォーマットコンビネーションごとの統計処理結果を比較し、その最尤のトランスポートフォーマットコンビネーションを選択することによりデータ伝送速度を推定することを特徴とするW-C DMA伝送速度推定装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、W-C DMA伝送速度推定方法および装置に関し、特にビタビ復号の過程において得られるバスメトリックを用いて伝送速度を推定するW-C DMA伝送速度推定方法および装置に関するものである。

【0002】

【従来の技術】 IMT2000におけるW-C DMAシステムに対する方式検討が3GPPにおいて行われている。W-C DMAシステムでは、後述する図1、2に示した送信処理および受信処理の一般的な各機能を実現するためいくつかのパラメータが必要であり、異なる伝送速度のデータが統合されて伝送されるW-C DMAなどでは、特にビット長というパラメータがほぼ全ての機能に必要な重要パラメータとなる。このビット長を受信

側に知らせるための機能として、TFCI (Transport Format Combination Indicator) と呼ばれる情報データを送ることが検討されている（例えば、文献1：Multiplexing and Channel Coding, 3G TS25.212 V3.1.1/1999-12など参照）。

【0003】ビット長パラメータは10ms単位ごとに変化する可能性があるため、受信側では10msごとにそのパラメータを知る必要があり、その都度、TFCIを受信する必要がある。こうした、TFCIのわざらわしさから逃れ、また、TFCIを送らないことによるチャネル容量の有効利用の面から、このTFCIを送ることなくビット長パラメータを受信側で推定する伝送速度推定方法（Blind RateDetection）が提案され検討されている（例えば、文献1や文献2：Yukihiko Okamura and Fumiaki Adachi, "Variable-Rate Data Transmission with BlindRate Detection For Coherent DS-CDMA Mobile Radio"など参照）。

【0004】伝送速度を推定する方法については、CDMAの初期システムであるIS-95システムにおいていくつか提案されている（例えば、特開平11-355150号公報、特開平9-172428号公報、特表平10-507333号公報、特開平11-340840号公報など参照）。しかし、これらの方では複数のTrCH（トランスポートチャネル）データが一つのチャネルに存在するという概念はない。W-CDMAシステムでは、一つのチャネルに複数のTrCHが存在する場合の伝送速度推定を目的としているため、これらの方をそのまま適用することは難しい。

【0005】W-CDMAシステムにおける伝送速度推定については、受信側においてビタビ復号処理の過程において得られるバスメトリックを用いてビット長を得る方法が提案されている（文献2）。この方法は所定のデータ構造（Fixed Positionと呼ばれている）を前提としており、チャネル容量の面からより優れている新たなデータ構造（Flexible Positionと呼ばれている）への適用は難しい。そのため、新たなデータ構造の場合はCRCを用いた方法も検討されている（文献1）。

【0006】

【発明が解決しようとする課題】しかしながら、このような従来のW-CDMA伝送速度推定方法では、次のような点から伝送速度推定処理に時間がかかる高速処理できないという問題点があった。まず第一に、所定のデータ構造（Fixed Position）を利用する方法では、データの中にDTX（Discontinuous Transmission）というデータのない空白部分を作る必要があり、それを付加したり削除したりする過程が必要であった。

【0007】また、第二に、CRCを用いる方法では、ビタビ復号部へ入力される1ブロック分のビットすべてを受け取るまで待つ必要があったため処理遅延が大きく、伝送速度推定が終了するまでにCRCチェックが必

要となるために処理時間が大きくなる。さらには、CRCチェックの段階で誤ってしまうと推定に失敗してしまう場合もあった。本発明はこのような課題を解決するためのものであり、伝送速度推定処理に要する時間を大幅に短縮できるW-CDMA伝送速度推定方法および装置を提供することを目的としている。

【0008】

【課題を解決するための手段】このような目的を達成するため、本発明にかかるW-CDMA伝送速度推定方法は、ビタビ復号処理される前記データのビット列と正規の符号化ビット列との相関の強さに基づき、各トランスポートチャネルを構成するビット長の組み合わせを示す複数のトランスポートフォーマットコンビネーションのうち最尤のものを選択することによりデータ伝送速度を推定するようにしたものである。前記相関の強さを示す値としては、前記ビタビ復号処理でそれぞれ算出される複数のバスメトリック値を用いるようにしてもよい。

【0009】また、前記各トランスポートフォーマットコンビネーションごとに、そのトランスポートフォーマットコンビネーションを適用して得られる最大バスメトリック値を記憶し、記憶された各トランスポートフォーマットコンビネーションの最大バスメトリック値を比較することにより、最尤のトランスポートフォーマットコンビネーションを選択するようにしてもよい。

【0010】さらに、前記各トランスポートチャネルについて並列的に前記ビタビ復号処理を行うことにより、前記各トランスポートフォーマットコンビネーションを適用したときに得られる最大バスメトリック値を前記各トランスポートチャネルごとに並列的に算出し、前記各トランスポートチャネルごとに得られる各バスメトリック値を同一トランスポートフォーマットコンビネーションごとに統計処理し、この統計処理結果に基づき最尤のトランスポートフォーマットコンビネーションを選択するようにしてもよい。

【0011】本発明にかかるW-CDMA伝送速度推定装置は、上記のW-CDMA伝送速度推定方法を用いて、各トランスポートチャネルを構成するビット長の組み合わせを示す複数のトランスポートフォーマットコンビネーションのうち最尤のものを選択することによりデータ伝送速度を推定する伝送速度推定手段を備えるものである。

【0012】また、前記各トランスポートフォーマットコンビネーションごとに、そのトランスポートフォーマットコンビネーションを適用した場合に得られる複数のバスメトリック値を相互に比較して最大バスメトリック値を選択する最大バスメトリック比較手段と、この最大バスメトリック比較手段で選択された最大バスメトリック値を記憶する最大バスメトリック記憶手段と、データ伝送速度を推定する推定手段とを設け、推定手段で、最大バスメトリック記憶手段に記憶されている前記各ト

ンスポートフォーマットコンビネーションごとの最大バスメトリック値を比較し、その最尤のトランスポートフォーマットコンビネーションを選択することによりデータ伝送速度を推定するようにしてよい。

【0013】さらに、前記最大バスメトリック比較手段および前記最大バスメトリック記憶手段を前記各トランスポートチャネルごとに並列して設けるとともに、これら最大バスメトリック記憶手段に記憶されている最大バスメトリックを同一トランスポートフォーマットコンビネーションごとに統計処理する統計処理手段をさらに備え、前記推定手段で、この統計処理手段で算出された各トランスポートフォーマットコンビネーションごとの統計処理結果を比較し、その最尤のトランスポートフォーマットコンビネーションを選択することによりデータ伝送速度を推定するようにしてよい。

【0014】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して説明する。図1は本発明の一実施の形態にかかるW-C DMA伝送速度推定装置が適用される一般的なW-C DMAシステムにおけるトランスポート層での送信処理部を示す機能ブロック図、図2は同じく一般的なW-C DMAシステムにおけるトランスポート層での受信処理部を示す機能ブロック図である。

【0015】図1には、3つのサービスすなわちトランスポートチャネル(T r C H)ごとに送信処理を行うエンコーダ2 A～2 Cが設けられており、各トランスポートチャネルのエンコーダではそれぞれ次のような操作を行う。まず、T r C H # 1に対応するエンコーダ2 Aでは、CRC付加部2 1で、上位レイヤから渡されたデータブロック1 Aに誤り検出用のCRCを付加し、畳み込み符号部2 2で、誤り訂正符号化、この例では畳み込み符号化を行う。符号化されたビットは物理チャネルで伝送可能な所望ビット長に合わせるために、レート調整部2 3でビット数を減少させたり(Puncturing)増加させたり(Repeating)することによりレート調整(Rate Matching)を行う。

【0016】続いてインターリーバ2 4でインターリーブ(Interleaving)を行い、所望ビット長のデータブロック3 Aを生成する。他のT r C H # 2, # 3についても、エンコーダ2 Aと同一構成を有するエンコーダ2 B, 2 Cで処理され、入力されたデータブロック1 B, 1 Cから所望ビット長のデータブロック3 B, 3 Cが生成される。このようにして、各エンコーダ2 A～2 Cで生成されたデータブロック3 A～3 Cは、チャネル統合部3 0で1つの送信出力3に統合され、1つの物理チャネルで送信される。

【0017】図1には、3つのトランスポートチャネルごとに受信処理を行うデコーダ5 A～5 Cが設けられており、各トランスポートチャネルのデコーダではそれぞれ次のような操作を行う。なお、デコーダでの操作は、

上記エンコーダでの操作とほぼ逆の操作となる。まず、1つの物理チャネルで受信された受信出力4は、チャネル分離部4 0で各トランスポートチャネルごとのデータブロック4 A～4 Cに分離され、デコーダ5 A～5 Cへ入力される。

【0018】デコーダ5 Aでは、まず、デインターリバ5 1でデータブロック4 Aをデインターリブ(De-Interleaving)を行い、レート制御部5 2で、エンコーダ2 A～2 Cとは逆の処理を行う。そして、ビタビ復号部5 3で誤り訂正復号化、この例では畳み込み復号化を行った後、CRC検査部5 4で誤り検出用のCRCをチェックし、得られたデータブロック6 Aを上位レイヤへ渡す。他のT r C H # 2, # 3についても、デコーダ5 Aと同一構成を有する各デコーダ5 B, 5 Cで処理され、データブロック6 B, 6 Cが得られる。

【0019】本発明で取り扱うW-C DMA伝送速度推定装置は、図2に示したデコーダ5 A～5 Cのビタビ復号部5 3内に含まれる。図3はビタビ復号部の基本的な主要部分の構成を示す機能ブロック図である。図3において、まず、ビタビ復号部5 3にデータ7 0が入力されると、一旦、データ記憶部7 1でデータ7 1が蓄えられ、プランチメトリック生成部7 2においてビタビアルゴリズムで用いるでプランチメトリックが生成される。そして、このプランチメトリックの値とバスメトリック記憶部7 5に蓄えられている値とが加算器7 3で加算される。

【0020】比較選択部7 4では、加算器7 3の出力とバスメトリック記憶部7 5に記憶されている値とを大小比較し、その大きい方を選択してバスメトリック記憶部7 5に格納する。このようにして、プランチメトリック生成部7 2～比較選択部7 4までの操作、すなわちA C S(Add Compare Select)操作をトレリス長回繰り返す。そして、データ推定部7 6において、最も高い確からしさすなわちバスメトリックが得られた処理時点を起点として所定ビット長分だけトレースバックして復号化処理が行われ、復号データ7 7が生成される。これにより、ビタビ復号部での復号化処理が完了する。

【0021】本実施の形態にかかるW-C DMA伝送速度推定装置は、このビタビ復号部を改良したものである。従来、このビタビ復号部を改良して伝送速度推定装置を構成したものもある。例えば、図4に示すように、上記ビタビ復号部5 3のデータ推定部7 6から出力された復号データ7 7を出力結果記憶部7 8で記憶しておき、これをCRCチェック部7 9でCRC検査し、その一致に応じて伝送速度を決定するようしている。

【0022】しかし、この構成では、図5に示すようなデータ構造を扱うことが前提となっている。図5のデータ構造では、データブロック数が有限個であり(ここではデータブロック数=4で各ブロック長は等しい)、常に最大の4つ分のデータ長でビタビ復号部へ入力される

(Fixed Position: フィクストポジション)。この場合、データブロックが1つしかなくともブロック4つ分のビット長として扱われ、データが空の部分はD T X (Discontinuous Transmission)と呼ばれるF L A G (斜線ハッキング部分)で判断される。

【0023】この構造を持つデータをビタビ復号部へ入力し、図3で示したように操作していくと、データが空になるD T Xの部分からバスメトリック値の変化がなくなってしまう。実際には熱雑音などの影響で変化が全くなくなってしまうことはないが小さくなると考えられる。D T Xが始まるビット位置は図5の矢印のように4つと限定されており、また、畳み込み符号のトレリスターミネーションの特徴により、データのビット終了位置では符号器のレジスタの状態が0となることが一意に決まっている。これらのことを利用して、D T X開始位置を求めデータブロック長を知る方法が従来の特徴である。

【0024】ところが、前述したように、チャネル利用効率の面から図5のようなデータ構造だけでなく、図6のようなデータ構造(Flexible Position: フレキシブルポジション)をも扱うことが検討されている(文献1など参照)。図6に示したデータ構造は、図2におけるチャネル分離部40へ入力される受信出力4のデータ構造であり、複数のトランスポートチャネルが統合された状態を示している。図5のデータ構成との違いは、各トランスポートチャネルの間にD T Xが含まれないことがある。

【0025】したがって、D T Xを用いた従来方法(B1 ind Rate Detection)で図6のデータ構造の信号の伝送速度推定を行うのは難しい。図6におけるトランスポートチャネルのビット長の組み合わせはいくつかに限定されており、例えばT r C H # 1のビット長が判明すれば他の3つのトランスポートチャネルのビット長が一意に決定されるように組み合わせが決められている。これはトランスポートフォーマットコンビネーション(T F C : TransportFormat Combination)と呼ばれている。

【0026】したがって、T r C H # 1のビット長を求めることが、すなわち幾つかあるトランスポートフォーマットコンビネーション(T F C S : T F C Setと呼ばれている)の中から、ある1つのトランスポートフォーマットコンビネーションを適切に選択することが、伝送速度推定したことになる。ビット長を求める理由は、図2に示したように、デインタリーバ51、レート調整部52での操作を行う際に必要となるからである。このため、チャネル分離部40での処理時に各トランスポートチャネルのビット長がわからなければそれ以降の操作を行うことはできず、なるべく早期に各トランスポートチャネルのビット長を知らせるためのデータを送信する方法では、このデータがある時間間隔で送信される

ために、そのデータが来るまで各機能は実行できない。

【0027】次に、図7を参照して、本実施の形態にかかるW-C DMA伝送速度推定装置について説明する。図7は本実施の形態にかかるW-C DMA伝送速度推定装置を示す機能ブロック図である。このW-C DMA伝送速度推定装置は、図3のビタビ復号部のうち、データ推定部76を変更した構成となっており、他はほぼ同じ構成をなしている。

【0028】図7のW-C DMA伝送速度推定装置には、入力データ10を一時的に記憶するデータ記憶部11、このデータ記憶部11に記憶されているデータからプランチメトリックを生成するプランチメトリック生成部12、バスメトリック値を記憶しておくためのバスメトリック記憶部15、プランチメトリック生成部12で生成されたプランチメトリックの値とバスメトリック記憶部15で記憶されているバスメトリックの値との和を算出する加算器13、この加算器13の出力とバスメトリック記憶部15に記憶されているバスメトリックの値を比較して、トレリス線図での生き残りバスを選択する比較選択部14が設けられている。

【0029】これに加えて、バスメトリック記憶部15に記憶されているバスメトリック値から各時点のトランスポートフォーマットコンビネーションに対応するバスメトリックの最大値を求めるバスメトリック比較部16と、このバスメトリック比較部16で選択されたバスメトリック最大値を記憶する最大バスメトリック記憶部17と、この最大バスメトリック記憶部17に記憶している各時点のトランスポートフォーマットコンビネーションに対応する最大バスメトリック値のうちから、すべてのトランスポートフォーマットコンビネーションのうち最大のバスメトリックを選択する推定部18とが設けられている。

【0030】次に、図8を参照して、図7に示したW-C DMA伝送速度推定装置の動作について説明する。図8は第1の実施の形態にかかるW-C DMA伝送速度推定処理の動作を示すフローチャートであり、(a)は伝送速度推定処理、(b)はトランスポートフォーマットコンビネーションごとの最大バスメトリック算出処理を示している。ここでは図6のデータ構造(Flexible Position)を扱うものとする。基本的なフローは、図2のチャネル分離部40に到着した受信出力4に対して、全てのトランスポートフォーマットコンビネーションを順番に試した後、より尤もらしいトランスポートフォーマットコンビネーションを選択するという手順である。

【0031】図2に示すように、1つの物理チャネルで受信された受信出力4は、チャネル分離部40で各トランスポートチャネルごとのデータブロック4A～4Cに分離され、デコーダ5A～5Cへ入力される。この際、受信出力4は、図6で述べたデータ構造となっており、各トランスポートチャネルの区別がついているが実際に

はまだこの時点では認識できていない。そこで、図8 (a) に示すように、まず1つ目のビット長組み合わせすなわちトランスポートフォーマットコンビネーション1を選択し(ステップ100)、それをもとにTRCH #1について、デコーダ5Aのデインターリーブ51でデインターリーブを行い(ステップ101)、レート調整部52でレートを調整する。そして、得られたビット列を図7の伝送速度推定装置へ入力し、図8 (b) の最大バスメトリック算出処理を開始する。

【0032】ここで、本発明にかかる伝送速度推定の動作原理について補足説明する。まず、誤ったトランスポートフォーマットコンビネーションを選択した場合の状況を想定してみる。この際、上記のデインターリーバおよびレート調整の各機能は、それぞれのトランスポートチャネルについて正確なビット長を必要とするため、誤ったトランスポートフォーマットコンビネーションすなわち誤ったビット長の組み合わせを選択した場合、誤動作してしまう。その結果、ビタビ復号部に入力されるビット列は送信側において意図していたビット列とは全く異なるものになってしまいランダムに生成されたビットと同様になってしまふ。

【0033】ビタビ復号部に正規の符号化ビット列(すなわち符号化時の元のビット列)でないランダムと考えられるビット列を入力した場合、そのバスメトリックの変化率は正規の符号化ビット列を入力した場合より小さくなる。さらに、この差は信号対雑音比(SNR)が大きくなるに従って顕著になることが報告されている(例えば、文献3: A.J.Viterbi and J.K.Omura; "Principles of Digital Communication and Coding", McGRAW-HILL, NEW YORK, 1979など参照)。

【0034】したがって、それぞれのトランスポートフォーマットコンビネーションごとに受信したビット列と正規の符号化ビット列との相関の強さ、例えばバスメトリックを算出して比較すれば、その時点で尤もらしいトランスポートフォーマットコンビネーションが判明されることになる。本発明はこの特性を利用した方式である。

【0035】図8 (b) では、ステップ102まで生成されたデータ10をデータ記憶部11へ入力し、プランチメトリック生成部12、加算器13、比較選択部14およびバスメトリック記憶部15で、前述したビタビ復号処理と同様の処理を開始する。まずトライス線図において最初のノード時点を選択し(ステップ110)、プランチメトリック生成部12でプランチメトリックを生成する(ステップ111)。そして、加算器13、比較選択部14およびバスメトリック記憶部15でACS操作を行い、バスメトリック比較部16でそのノード時点における各状態のバスメトリックのうち最大のもの選択し(ステップ113)、最大バスメトリック記憶部17で記憶する。

【0036】スレッショルド値で定めたノード時点に達するまで(ステップ114: NO)、トライス線図上の次のノード時点へ順次移行して(ステップ115)、これらステップ111~113を繰り返し実行し、各トランスポートフォーマットコンビネーションを適用して得られた最大バスメトリックはノード時点ごとに更新し、それぞれ最大バスメトリック記憶部17へ記憶していく。このスレッショルド値は、トライス線図上で繰り返すべきノード時点の最大数を表しているが、この値は比較的少なく、組み込み符号の拘束長の4倍から5倍といわれており、SNRにもよるが100ステップも行えば十分であるといわれている(文献3)。

【0037】トライス線図でのノード番号がスレッショルド値に達した場合は(ステップ114: YES)、図8 (a)のステップ104へ戻り、他のトランスポートフォーマットコンビネーションが残っている場合には(ステップ104: NO)、次のトランスポートフォーマットコンビネーションを選択し(ステップ105)、ステップ101~103を繰り返し実行する。全てのトランスポートフォーマットコンビネーションに対しこれら操作を終えた場合は(ステップ104: YES)、推定部18で各トランスポートフォーマットコンビネーションごとに得られたそれぞれの最大バスメトリック値を相互に比較し(ステップ106)、その中から最大のバスメトリック値が得られた場合に適用されていたトランスポートフォーマットコンビネーションの内容を選択することにより所望の推定伝送速度が得られる。

【0038】このように、W-C DMAシステムにおいて、ビタビ復号部で各トランスポートフォーマットコンビネーションごとに受信したデータのビット列と正規の符号化ビット列との相関の強さを比較して、所望の推定伝送速度を得るのないようにしたので、従来のように所定のデータ構造(Fixed Position)を利用する方法と比較して、データの中にDTX(Discontinuous Transmission)というデータのない空白部分を作る必要がなくなるため、これを付加したり削除したりする過程が不要となり、処理速度が向上する。また、CRCを用いる方法と比較して、CRCチェックを行わないため1ブロック分のビットすべてを受け取る必要がなくなり、処理遅延がなくなるとともに、CRCチェックに要する処理時間分も短縮できる。したがって、伝送速度推定を飛躍的に高速で処理することができる。

【0039】特に、CRCを用いる方法であれば、1ビットでも誤りがあると推定に失敗してしまうことになるが、本実施の形態にかかる方法であれば、多少のビット誤りはあってもバスメトリックで比較するのでそれらは吸収されてしまう。なお、トランスポートフォーマットコンビネーションビット構成を示すデータをやり取りする方法と比較して、そのようなデータを送る必要がなくなるため、チャネル容量の大幅増加も期待できる。ま

た、相関の強さを比較する場合、ビタビ復号部で各トランスポートフォーマットコンビネーションごとに最大バスメトリックを算出し、これら最大バスメトリックを比較するようにしたので、ビタビ復号処理で用いられるバスメトリックを利用ることができ、特別な処理を追加する必要がなく、処理時間や回路部の増大を抑制できる。

【0040】図9は、本発明と従来方法(Blind Rate Detection)による伝送速度推定処理に要する時間の比較を示す説明図であり、(a)は本発明により1つのトランスポートフォーマットコンビネーションについて最大バスメトリックを算出するのに要する時間、すなわち1トランスポートフォーマットコンビネーション当たりの伝送速度推定所要時間、(b)は従来方法による伝送速度推定所要時間である。本実施の形態によれば、受信出力の各入力ブロックの全てに対してバスメトリックを求める必要がなく、前述したように高々100ステップ程度で最大バスメトリックを算出でき、CRC検出も行う必要がない。このことからも本発明による伝送速度推定の処理時間に対する優位性がうかがえ、本発明によれば処理量が飛躍的に削減されることが期待できる。

【0041】次に、図10、11を参照して、本発明の第2の実施の形態について説明する。図10は第2の実施の形態にかかるW-CDMA伝送速度推定装置を示す機能ブロック図、図11は第2の実施の形態にかかるW-CDMA伝送速度推定処理を示すフローチャートである。前述した第1の実施の形態では、TrCH#1にのみ適用した場合を例として説明したが、ここでは、他のTrCH#2～#4に対しても並列的に行う場合について説明する。

【0042】本実施の形態では、前述したように1つのトランスポートフォーマットコンビネーションを選択すると全てのトランスポートチャネルに対するビット長が同時に決定されるので、それぞれのビット長を用いて図8の伝送速度推定処理が全てのトランスポートチャネルに対し同時に実行ができる。このとき、全てのトランスポートチャネルについて、符号化処理は組み込み符号で行うとともに、復号化処理はビタビ復号で行うことものと想定する。

【0043】ここでは、図10に示すように、前述した図7の構成と比較して、各トランスポートチャネルごとに並列して、データ記憶部11、ブランチメトリック生成部12、加算器13、比較選択部14、バスメトリック記憶部15、バスメトリック比較部16、最大バスメトリック記憶部17が設けられている。そして、各トランスポートチャネルごとにその最大バスメトリック記憶部17に記憶されている最大バスメトリック値を各トランスポートフォーマットコンビネーションごとに統計処理する統計処理部19が設けられている。

【0044】まず、図11では、ステップ100～10

5により、各トランスポートフォーマットコンビネーションごとの最大バスメトリックが計算されて、バスメトリック記憶部15へ格納される。この処理が各トランスポートチャネルごとに並列的に行われ、算出された最大バスメトリックが統計処理部19で同一トランスポートフォーマットコンビネーションごとに統計処理、例えば足し合わせ処理される(ステップ120)。

【0045】ここで、足し合わせる値は各トランスポートチャネルにおいて、それぞれのトランスポートフォーマットコンビネーションを適用して得られた最大のバスメトリックが用いられ、規格化した値すなわち統計処理結果が算出される。このようにして得られた結果を各トランスポートフォーマットコンビネーションごとに比較し、最大値を持つトランスポートフォーマットコンビネーションを選択する(ステップ121)。これにより、所望の推定伝送速度が得られる。

【0046】以上の各実施の形態では、伝送速度推定する際、各トランスポートフォーマットコンビネーションの最大バスメトリックそのものを比較する場合を例として説明したが、これに限定されるものではなく、入力されたビット列と正規の符号化ビット列との相関の強さを示す値であればよい。例えば、最大バスメトリックの代わりに、バスメトリックの差、最大バスメトリックと最小バスメトリックの差、最大バスメトリックと第2最大バスメトリックの差を用いることも可能である。さらには、バスメトリックの増加量を用いてもよい。

【0047】また、最尤バスの連続性に着目し、トレリス線図の各ノードにおいては最大バスメトリックを持つが、最尤バス上にはない地点をカウントし、その数によって、当該トランスポートフォーマットコンビネーションであるか否かを決定する方法も可能である。また、任意のトランスポートフォーマットコンビネーションを選択してデータをビタビ復号処理し、その結果を再符号化して、ビタビ復号前のデータとの相関を算出し、これら相関の大小によって、トランスポートフォーマットコンビネーションを決定するようにしてもよい。

【0048】【発明の効果】以上説明したように、本発明は、ビタビ復号処理される前記データのビット列と正規の符号化ビット列との相関の強さに基づき、各トランスポートチャネルを構成するビット長の組み合わせを示す複数のトランスポートフォーマットコンビネーションのうち最尤のものを選択することによりデータ伝送速度を推定するようにしたので、従来のように所定のデータ構造(Fixed Position)を利用する方法と比較して、データの中にDTX(Discontinuous Transmission)というデータのない空白部分を作る必要がなくなるため、これを付加したり削除したりする過程が不要となり、処理速度が向上する。また、CRCを用いる方法と比較して、CRCチェックを行わないため1ブロック分のビットすべてを受け

取る必要がなくなり、処理遅延がなくなるとともに、CRCチェックに要する処理時間分も短縮できる。したがって、伝送速度推定を飛躍的に高速で処理することができる。

【図面の簡単な説明】

【図1】 本発明の一実施の形態にかかるW-C DMA伝送速度推定装置が適用される一般的なW-C DMAシステムにおけるトランスポート層での送信処理部を示す機能ブロック図である。

【図2】 一般的なW-C DMAシステムにおけるトランスポート層での受信処理部を示す機能ブロック図である。

【図3】 ビタビ復号部の基本的な主要部分の構成を示す機能ブロック図である。

【図4】 従来の伝送速度推定装置を示す機能ブロック図である。

【図5】 図4の伝送速度推定装置で用いるデータ構造(Fixed Position)を示す説明図である。

【図6】 W-C DMAシステムで用いるデータ構造 *

* (Fixed Position) を示す説明図である。

【図7】 本発明の第1の実施の形態にかかるW-C DMA伝送速度推定装置を示す機能ブロック図である。

【図8】 本発明の第1の実施の形態にかかるW-C DMA伝送速度推定処理を含む受信処理部の動作を示すフローチャートである。

【図9】 本発明の第1の実施の形態と従来方法(Bind Rate Detection)による伝送速度推定処理に要する時間の比較を示す説明図である。

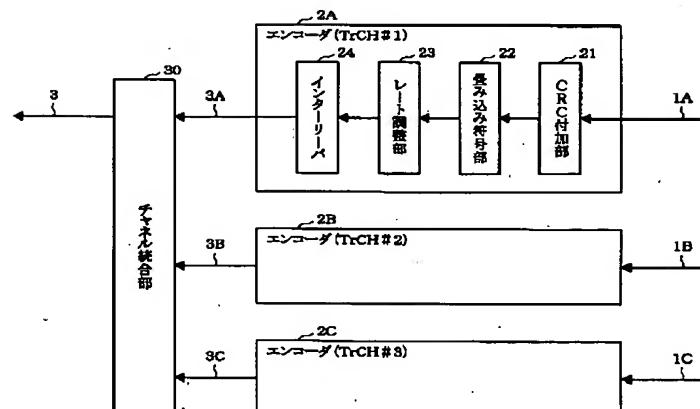
【図10】 本発明の第2の実施の形態にかかるW-C DMA伝送速度推定装置を示す機能ブロック図である。

【図11】 本発明の第2の実施の形態にかかるW-C DMA伝送速度推定処理を示すフローチャートである。

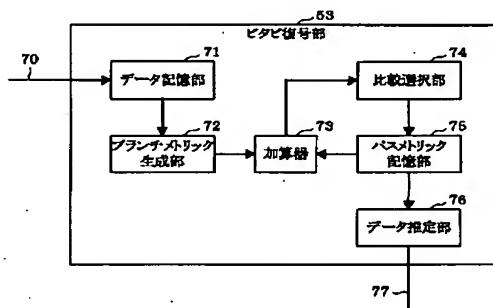
【符号の説明】

11…データ記憶部、12…ブランチメトリック生成部、13…加算器、14…比較選択部、15…バスメトリック記憶部、16…バスメトリック比較部、17…最大バスメトリック記憶部、18…推定部、19…統計処理部。

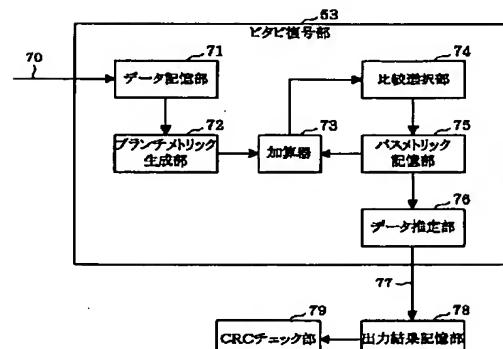
【図1】



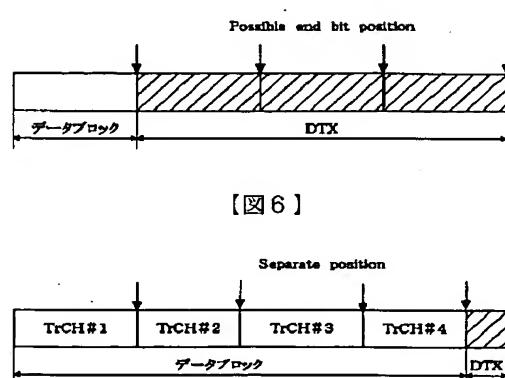
【図3】



【図4】

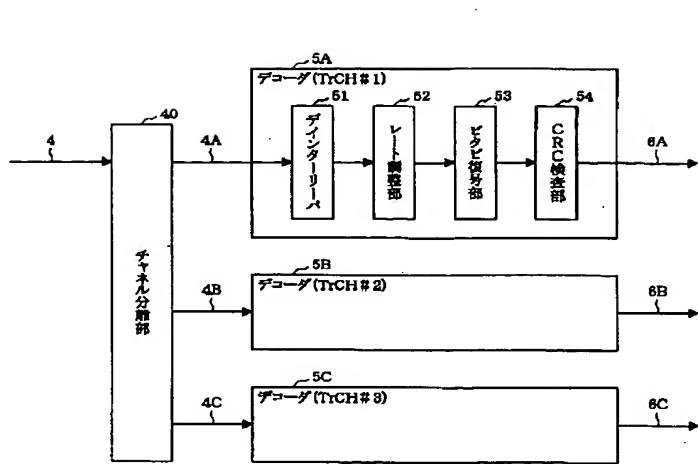


【図5】

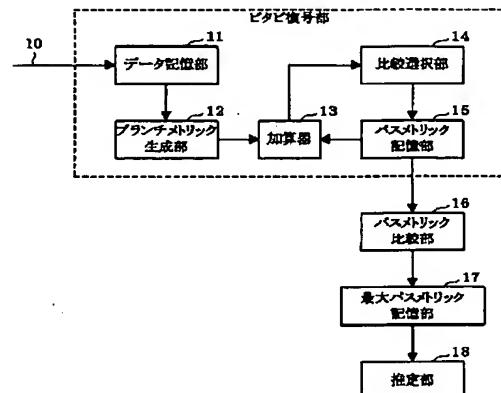


【図6】

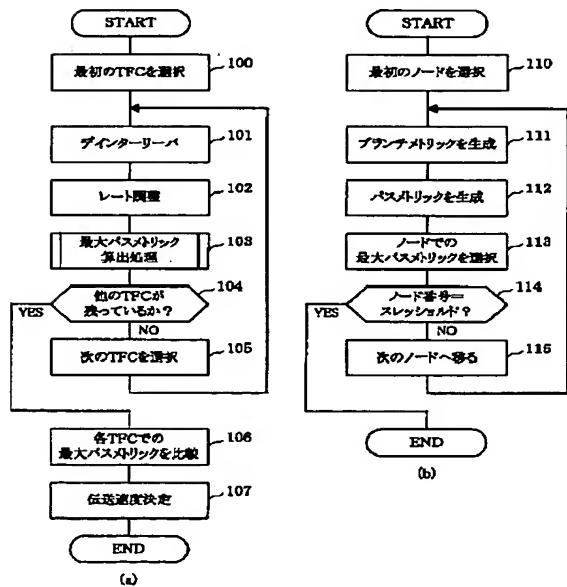
【図2】



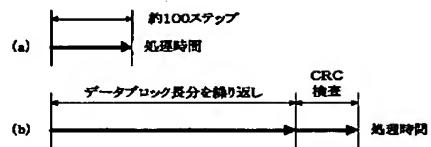
【図7】



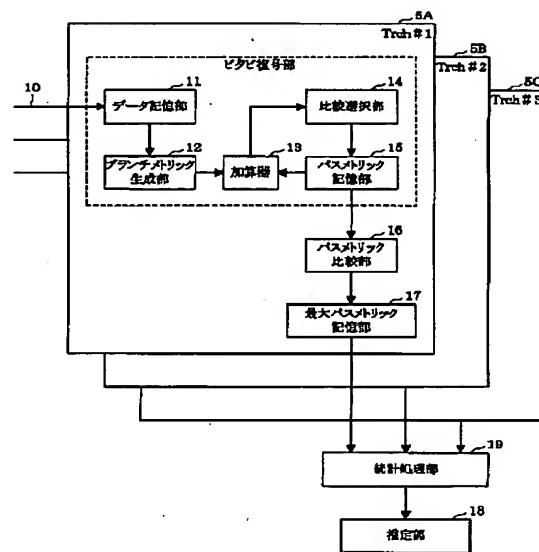
【図8】



【図9】



【図10】



【図11】

